

锁相环频率合成器—LC72131

概述与特点

LC72131 是一种锁相环频率合成器。

该电路的特点如下：

1. 高速可编程分频器

FMIN: 10--160MHz.....双模式预分频(内置二分频器)

AMIN: 2--40MHz双模式预分频

0.5--10MHz直接分频

2. 计数器

IFIN: 0.4--12MHzAM/FM中频计数

3. 参考频率

十二个可选择的参考频率(4.5或7.2MHz晶振)

(1,3,5,9,10,3.125,6.25,12.5,15,25,50和100kHz).

4. 相位比较器

死区控制

未锁定检测

死锁清除电路

5. 内置MOS管来实现有源低通滤波器

6. 输入和输出

输出端口:4个

输入或输出端口:2个

基准时钟输出

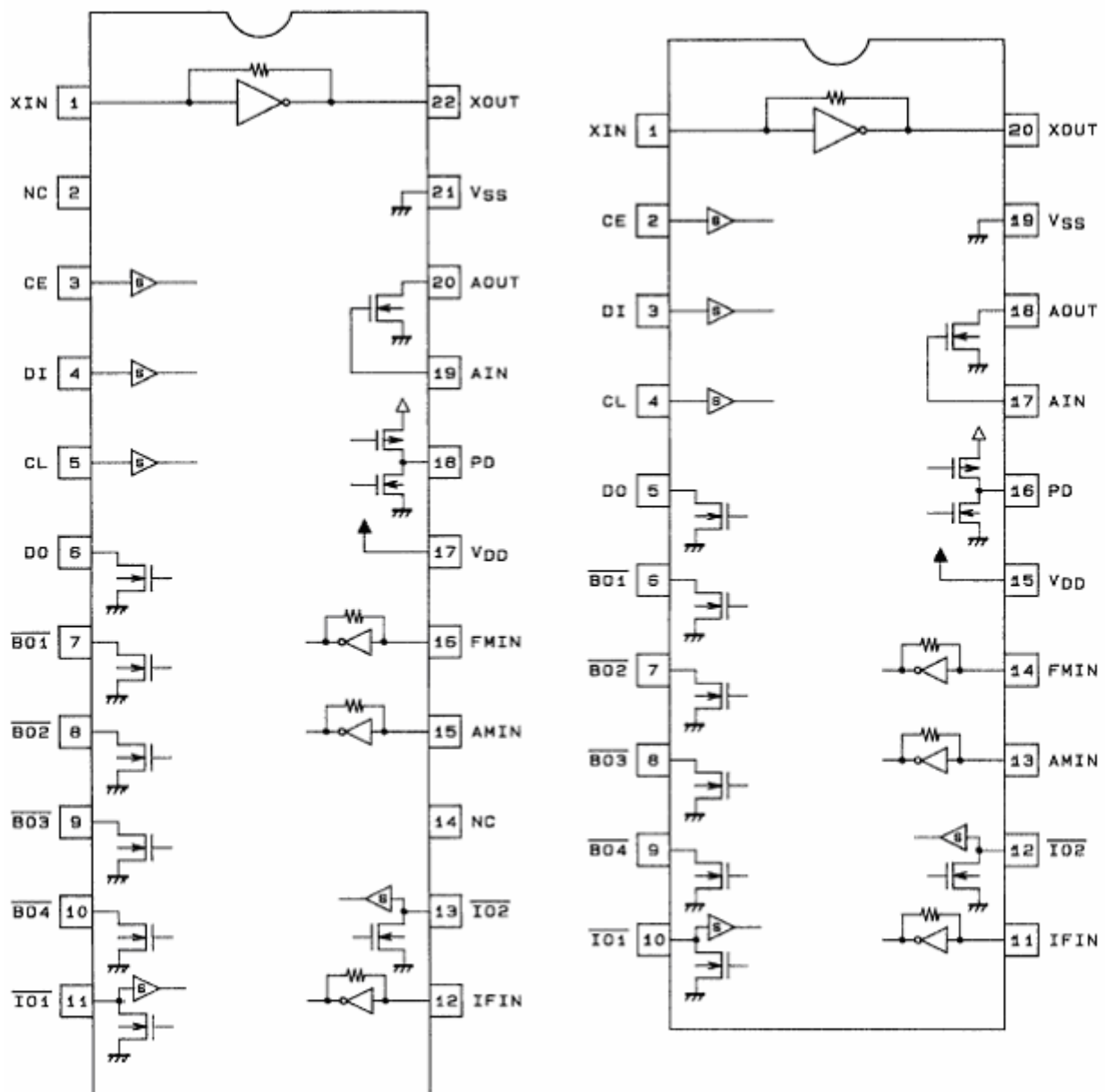
7. 串行数据I / O

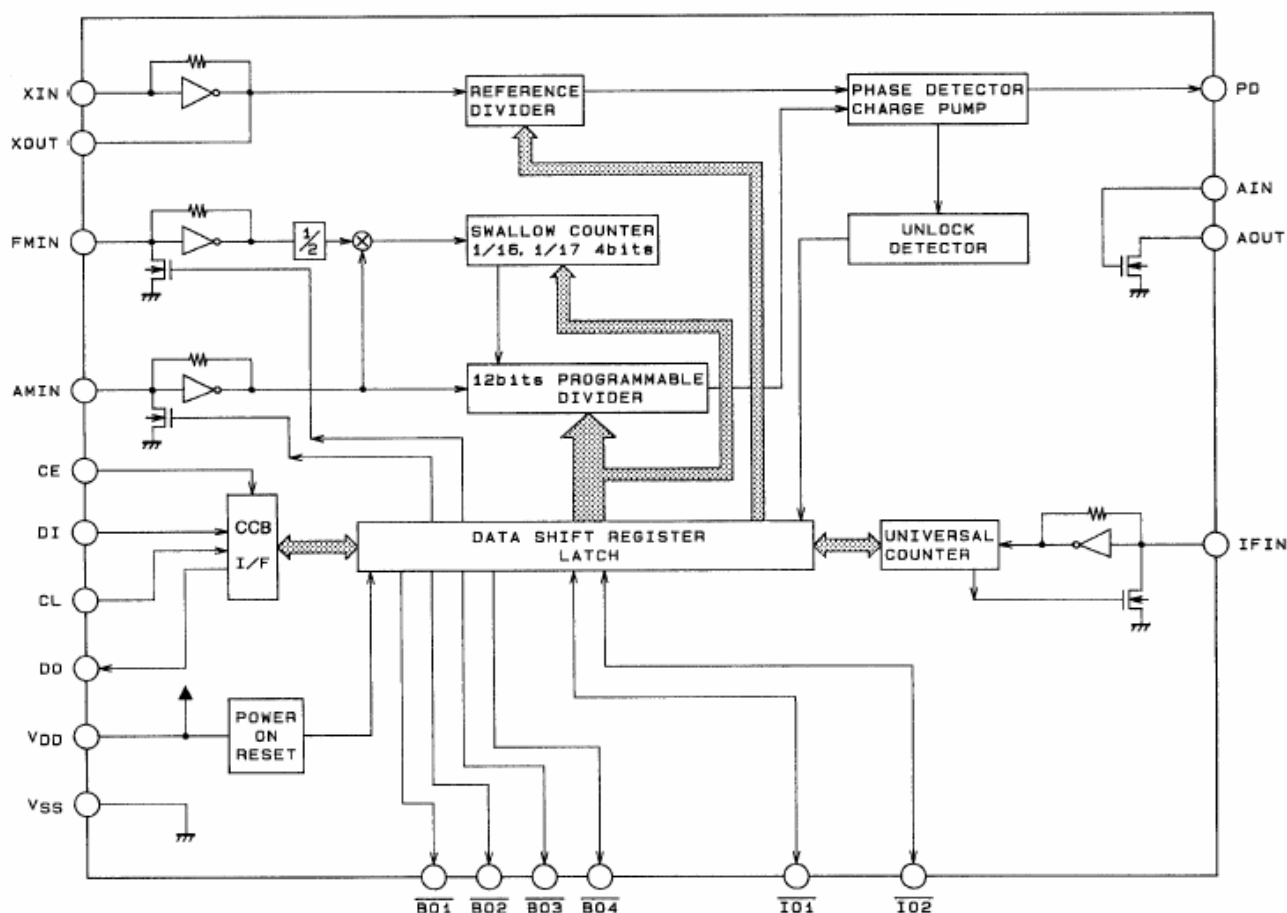
支持CCB格式通信协议

8. 工作电压: 4.5--5.5V

9. 封装形式: DIP22S

方框图与引出端功能





最大额定值 (Tamb=25℃)

参数名称	符号	引脚	额定	单位
最大电源电压	Vdd max	Vdd	-0.3~+7.0	V
最大输入电压	Vin1max	CE,CL,DI,AIN	-0.3~+7.0	V
	Vin2max	XIN,FMIN,AMIN,IFIN	-0.3~VDD + 0.3	V
	Vin3max	IO1,IO2	-0.3~+15	V
最大输出电压	Vo1max	DO	-0.3~+7.0	V
	Vo2max	XOUT,PD	-0.3~VDD + 0.3	V
	Vo3max	BO1~BO4,IO1,IO2,AOUT	-0.3~+15	V
最大输出电流	Lo1max	BO1	0~3.0	mA
	Lo2max	DO,AOUT	0~6.0	mA
	Lo3max	BO2~BO4,IO1,IO2	0~10.0	mA
最大功耗	Pd max	Ta ≤ 85℃	DIP22S: 350 MFP20: 180	mW
工作温度	Topr		-40~+85	℃
存储温度	Tstg		-55~+125	℃

电特性 (Tamb=25℃)

参数名称	符号	引脚	测试条件	最小	最大	单位
电源电压	Vdd	Vdd		4.5	5.5	V

输入高电平	Vih1	CE,CL,DL		0.7Vdd	6.5	V
	Vih2	IO1, IO2		0.7Vdd	13	V
输入低电平	Vil	CE,CL,DI,IO1,IO2		0	0.3Vdd	V
输出电压	Vo1	DO		0	6.5	V
	Vo2	BO1---BO4,IO1,IO2,AOUT		0	13	V
输入频率	Fin1	XIN	Vin1	1	8	MHz
	Fin2	FMIN	Vin2	10	160	MHz
	Fin3	AMIN	Vin3,SNS=1	2	40	MHz
	Fin4	AMIN	Vin4,SNS=0	0.5	10	MHz
	Fin5	IFIN	Vin5	0.4	12	MHz
输入振幅	Vin1	XIN	Fin1	400	1500	mVrms
	Vin2-1	FMIN	F=10~130MHz	40	1500	mVrms
	Vin2-2	FMIN	F=130~160MHz	70	1500	mVrms
	Vin3	AMIN	Fin3, SNS=1	40	1500	mVrms
	Vin4	AMIN	Fin4, SNS=0	40	1500	mVrms
	Vin5	IFIN	Fin5,IFS=1	40	1500	mVrms
	Vin6	IFIN	Fin6,IFS=0	70	1500	mVrms
晶体振荡器	Xtal	XIN,XOUT	*	4.0	8.0	MHz

注：允许工作范围：Ta=-40-----+85℃,Vss=0V。

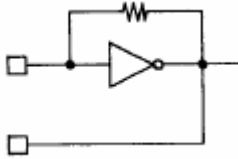
推荐晶体振荡器CI数值：CI≤120Ω（4.5MHz晶体），CI≤70Ω（7.2MHz晶体）。

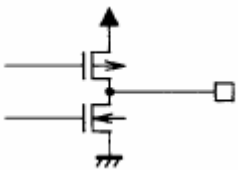
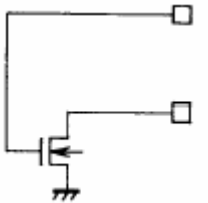
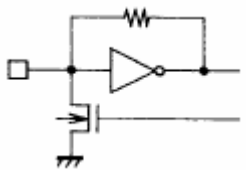
实际上印刷电路板和元件参数决定振荡器特性,因此请正确评估后再使用。

参数名称	符号	管脚	测试条件	最小	典型	最大	单位
内置反馈电阻	RF1	XIN			1.0		M
	RF2	FMIN			500		K
	RF3	AMIN			500		K
	RF4	IFIN			250		K
内置下拉电阻	Rpd1	FMIN			200		K
	Rpd2	AMIN			200		K
延迟	Vhis	CE,CL,DI,IO1,IO2			0.1Vdd		V
参数名称	符号	管脚	测试条件	最小	典型	最大	单位
输出高电平电压	Voh1	PD	IO =-1mA	Vdd=-1.0			V
输出低电平电压	Vol1	PD	IO =1 mA			1.0	V
	Vol2	BO1	IO=0.5mA			0.5	V
			IO =1 mA			1.0	V
	Vol3	DO	IO =1 mA			0.2	V
			IO =5 mA			1.0	V
	Vol4	BO2~BO4, IO1, IO2	IO =1 mA			0.2	V
			IO =5 mA			1.0	V
			IO =8 mA			1.6	V
	Vol5	AOUT	IO =1 mA, AIN=1.3V			0.5	V

输入高电平电流	IIH1	CE, CL, DI	VI =6.5 V			5.0	V
	IIH2	IO1, IO2	VI =13 V			5.0	μA
	IIH3	XIN	VI =VDD	2.0		11	μA
	IIH4	FMIN, AMIN	VI =VDD	4.0		22	μA
	IIH5	IFIN	VI =VDD	8.0		44	μA
	IIH6	AIN	VI = 6.5V			200	nA
输入低电平电流	IIL1	CE, CL, DI	VI =0 V			5.0	μA
	IIL2	IO1, IO2	VI =0 V			5.0	μA
	IIL3	XIN	VI =0 V		2.0	11	μA
	IIL4	FMIN, AMIN	VI =0 V		4.0	22	μA
	IIL5	IFIN	VI =0 V		8.0	44	μA
	IIL6	AIN	VI =0 V			200	nA
输出漏电流	IOFF1	BO1~BO4, AOUT, IO1, IO2	VO =13 V			5.0	μA
	IOFF2	DO	VO =6.5 V			5.0	μA
三态输出高电平 漏电流	IOFFH	PD	VO = VDD		0.01	200	nA
三态输出低电平 漏电流	IOFFL	PD	VO = 0 V		0.01	200	nA
输入电容	CIN	FMIN			6		pF
参数名称	符号	管脚	测试条件	最小	典型	最大	单位
耗电流	IDD1	VDD	Xtal = 7.2 MHz, fIN2 = 130 MHz, VIN2-1= 40 mVrms		5	10	mA
	IDD2	VDD	锁相环区 域禁止+ 晶振起振		0.5		mA
	IDD3	VDD	锁相环区 域禁止+ 晶振停振			10	μA

引脚功能（在管脚号项中，括号内的为 MFP 封装的引脚号）

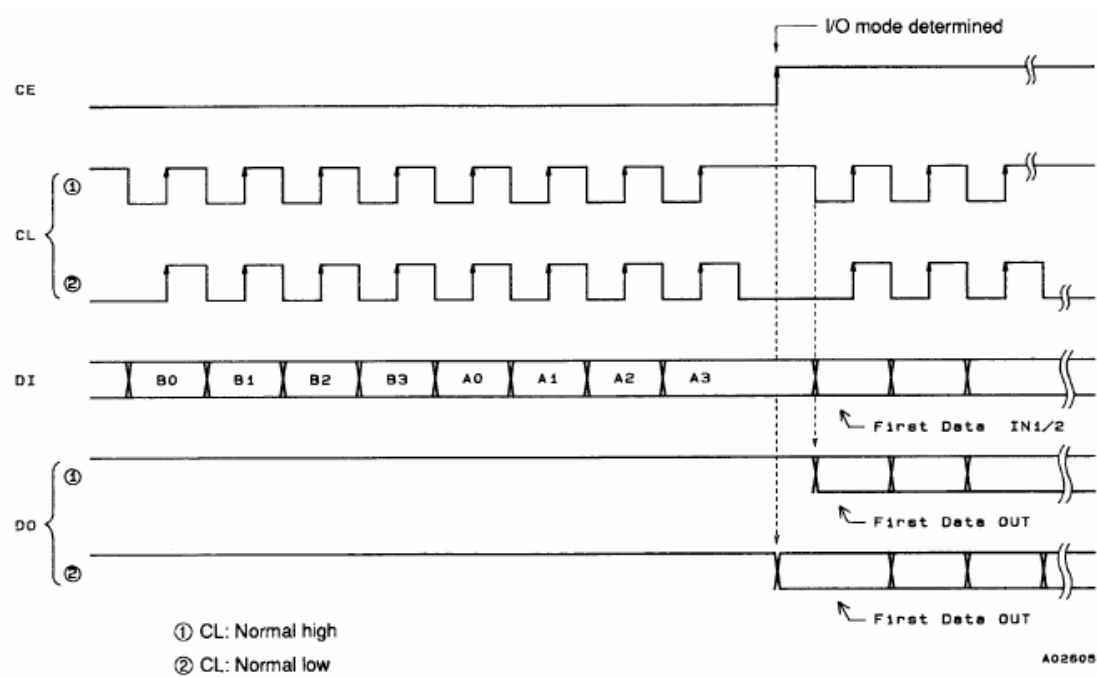
符号	管脚号	型号	功能	线路图
XIN XOUT	1 (1) 22 (20)	X'tal振 荡	连接晶体振荡器(4.5/7.2MHz)。	

PD	18(16)	电荷泵 输出	当由本地振荡器经N分频率后的信号频率比参考频率高时，PD端输出一个高电平，反之，输出低电平，当两者频率相同时，PD端为高阻态。	
AIN AOUT	19(17) 20(18)	LPF传 输门	该MOS管用于有源低通滤波器。	
IFIN	12(11)	中频计 数器	● 输入频率范围：0.4-12MHz。 ● 信号直接输入到中频计数器。 ● 计数结果从DO脚输出。 ● 有4个测量周期：4，8，32，64ms。	

数据传送方法

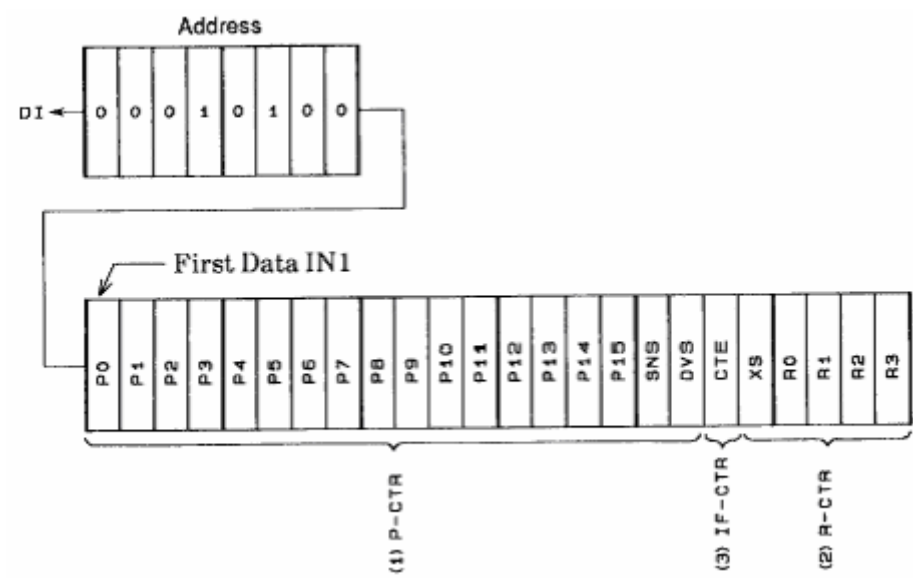
LC72131 使用 CCB（computer control bus）串行总线，电路采用 8 位地址码的 CCB 格式。

	输入/输出 模式	地址								功能
		B0	B1	B2	B3	A0	A1	A2	A3	
1	IN1（82）	0	0	0	1	0	1	0	0	● 控制数据输入模式,输入数据为24位（参阅“DI控制数据”）。
2	IN2（92）	1	0	0	1	0	1	0	0	同上
3	OUT（A2）	0	1	0	1	0	1	0	0	● 数据输出模式，输出数据位数与时钟周期相同（参阅“DO控制数据”）。

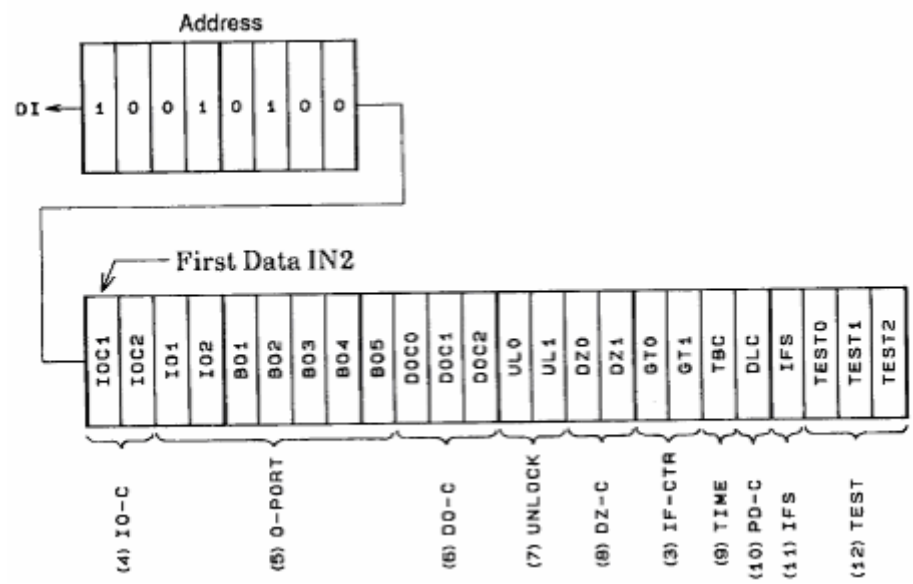


DI 控制数据

IN1 模式

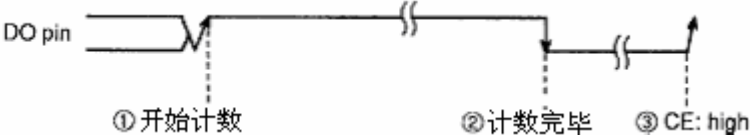


IN2 模式



2, DI 控制数据功能

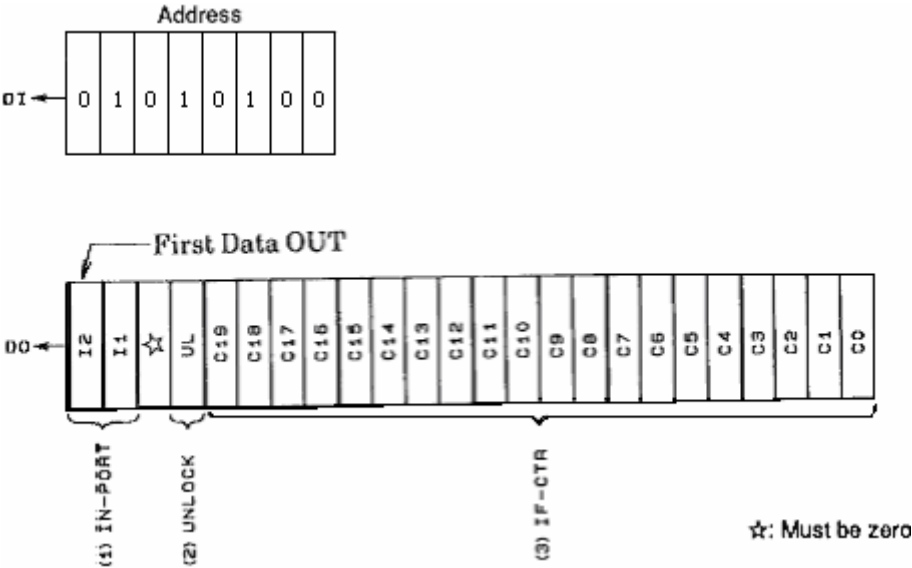
编号	控制/数据	功能	相关数据
1	可编程分频器的分频数据位 P0—P15 <		

3	计数器控制位 CTE GT0,GT1	- 中频计数器状态： CTE=1,计数器开始 CTE=0,计数器重置 - 设定计数器测量周期： <table border="1"> <thead> <tr> <th>GT1</th><th>GT0</th><th>测量时间</th><th>等待时间</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>4</td><td>3—4</td></tr> <tr> <td>0</td><td>1</td><td>8</td><td>3—4</td></tr> <tr> <td>1</td><td>0</td><td>32</td><td>7—8</td></tr> <tr> <td>1</td><td>1</td><td>64</td><td>7—8</td></tr> </tbody> </table> 参阅“中频计数器”。	GT1	GT0	测量时间	等待时间	0	0	4	3—4	0	1	8	3—4	1	0	32	7—8	1	1	64	7—8	IFS																
GT1	GT0	测量时间	等待时间																																				
0	0	4	3—4																																				
0	1	8	3—4																																				
1	0	32	7—8																																				
1	1	64	7—8																																				
4	输入输出模式数据位IOC1, IOC2	定义IO1和IO2的输入输出模式。 0=输入模式,1=输出模式。																																					
5	输出数据端口 BO1-BO4,IO1,IO2	定义BO1—BO4,IO1—IO2的输出状态, (0=OPEN,1=LOW)。 复位后处于OPEN状态。	IOC1 IOC2																																				
6	DO脚控制位 DCO0, DCO1, DCO2	设定DO状态： <table border="1"> <thead> <tr> <th>DCO2</th><th>DCO1</th><th>DCO0</th><th>DO输出状态</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>0</td><td>OPEN</td></tr> <tr> <td>0</td><td>0</td><td>1</td><td>如果检测到为未锁定状态时为LOW</td></tr> <tr> <td>0</td><td>1</td><td>0</td><td>END-UC注1</td></tr> <tr> <td>0</td><td>1</td><td>1</td><td>OPEN</td></tr> <tr> <td>1</td><td>0</td><td>0</td><td>OPEN</td></tr> <tr> <td>1</td><td>0</td><td>1</td><td>IO1口状态 （注2）</td></tr> <tr> <td>1</td><td>1</td><td>0</td><td>IO1口状态 （注2）</td></tr> <tr> <td>1</td><td>1</td><td>1</td><td>OPEN</td></tr> </tbody> </table> 上电复位后状态为OPEN。 注1: END-UC 用于检查中频计数器是否计数完毕。  ①当设为END-UC并且中频计数器开始计数（例：CTE由0转到1时），DO自动转为OPEN状态。 ②当中频计数器计数完毕后，DO变为LOW以作标志。 ③只有在CE为高时，DO可以由串行数据决定是否变为开路。 注2: 如果I/O口设置用于输出时，为OPEN状态。 注意：在数据输入周期内（CE为高时的IN1或IN2模式），不论DO控制器数据位（DCO0到DCO2）如何，DO都将OPEN。同样地，不论DO控制位数据如何，在一个数据输出的周期内（CE为高时的输出模式），DO脚都将和CL脚信号同步输出DO内部串行数据。	DCO2	DCO1	DCO0	DO输出状态	0	0	0	OPEN	0	0	1	如果检测到为未锁定状态时为LOW	0	1	0	END-UC注1	0	1	1	OPEN	1	0	0	OPEN	1	0	1	IO1口状态 （注2）	1	1	0	IO1口状态 （注2）	1	1	1	OPEN	UL0 UL1 CTE IOC1 IOC2
DCO2	DCO1	DCO0	DO输出状态																																				
0	0	0	OPEN																																				
0	0	1	如果检测到为未锁定状态时为LOW																																				
0	1	0	END-UC注1																																				
0	1	1	OPEN																																				
1	0	0	OPEN																																				
1	0	1	IO1口状态 （注2）																																				
1	1	0	IO1口状态 （注2）																																				
1	1	1	OPEN																																				

7	未锁定检测数据 UL0, UL1	选择相位误差宽度用于检查锁相环的锁定状态。 相位误差超出指定检测宽度后将显示UNLOCK状态。 <table><tr><td>UL1</td><td>UL0</td><td>误差宽度</td><td>检测输出</td></tr><tr><td>0</td><td>0</td><td>停止</td><td>开路</td></tr><tr><td>0</td><td>1</td><td>0</td><td>误差直接输出</td></tr><tr><td>1</td><td>0</td><td>±0.55 μs</td><td>误差扩展到1~2mS</td></tr><tr><td>1</td><td>1</td><td>±1.11 μs</td><td>误差扩展到1~2mS</td></tr></table> 注：在UNLOCK状态，DO为LOW，UL为零。	UL1	UL0	误差宽度	检测输出	0	0	停止	开路	0	1	0	误差直接输出	1	0	±0.55 μs	误差扩展到1~2mS	1	1	±1.11 μs	误差扩展到1~2mS	DCO0 DCO1 DCO2
UL1	UL0	误差宽度	检测输出																				
0	0	停止	开路																				
0	1	0	误差直接输出																				
1	0	±0.55 μs	误差扩展到1~2mS																				
1	1	±1.11 μs	误差扩展到1~2mS																				
8	相位比较器控制位 DZ0, DZ1	<table><tr><td>DZ1</td><td>DZ0</td><td>死区模式</td></tr><tr><td>0</td><td>0</td><td>DZA</td></tr><tr><td>0</td><td>1</td><td>DZB</td></tr><tr><td>1</td><td>0</td><td>DZC</td></tr><tr><td>1</td><td>1</td><td>DZD</td></tr></table> 死区范围：DZA < DZB < DZC < DZD。	DZ1	DZ0	死区模式	0	0	DZA	0	1	DZB	1	0	DZC	1	1	DZD						
DZ1	DZ0	死区模式																					
0	0	DZA																					
0	1	DZB																					
1	0	DZC																					
1	1	DZD																					
9	时钟基准 TBC	如果TBC设为1时，一个8HZ，占空比为40%的时钟基准信号将从BO1脚输出（在此模式下，BO1为有效数据）。	BO1																				
10	电荷泵控制位 DLC	<table><tr><td>DLC</td><td>电荷泵输出控制</td></tr><tr><td>0</td><td>正常操作</td></tr><tr><td>1</td><td>强制为低</td></tr></table> 如果在VCO电压为零并且停振后导致死锁，则可将电荷泵输出强制为LOW，并且使Vtune为高（VCC）清除死锁。	DLC	电荷泵输出控制	0	正常操作	1	强制为低															
DLC	电荷泵输出控制																						
0	正常操作																						
1	强制为低																						
11	中频计数器控制位	如果该数据设为零时，系统的输入灵敏度进入降级模式 输入灵敏度幅度范围降为10~30mv rms.																					
12	测试控制位 TEST0—TEST2	电路正常工作时EST1，TEST2都必须为0 上电复位后，三个数据将为零。																					
13	DNC	此端口不使用.为低电位.																					

3, DO 数据输出（串行数据输出）

输出模式

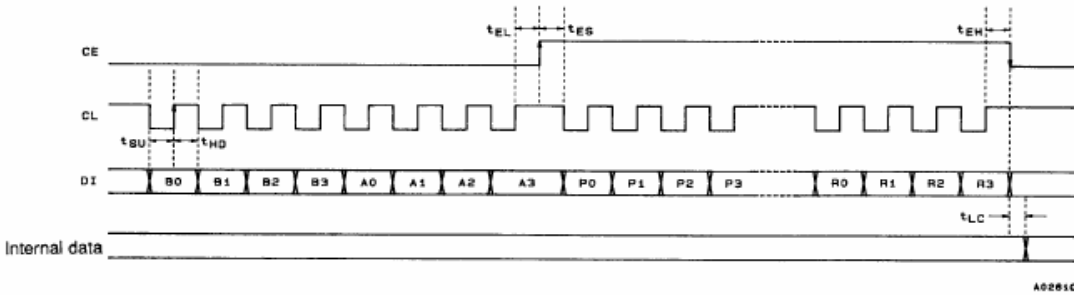


4，DO数据输出

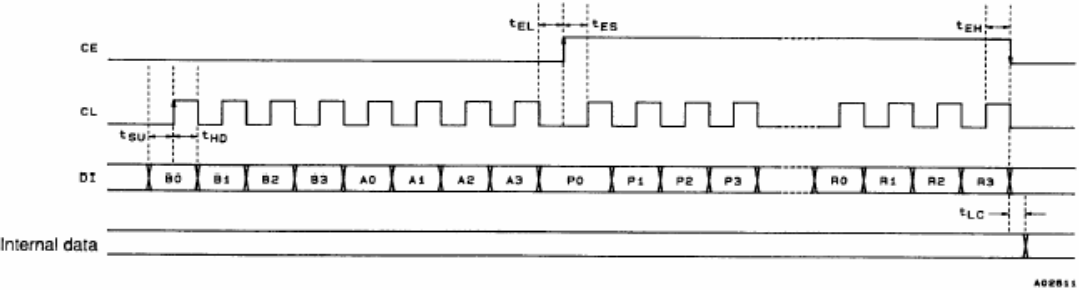
编号	控制/数据	功能	有关数据
1	I/O 口数据 I2, I1	- 引脚状态由 IO1, IO2 端口决定。 - 值由引脚状态决定，而不论其设置为输入还是输出状态。? - 在为输出模式时数据锁定 I1 IO1 pin state High: 1 I2 IO2 pin state Low: 0	IOC1 IOC2
2	锁相环未锁定检测 UL	由未锁定检测回路控制。 UL=0, 未锁定 UL=1, 锁定或者停止检测模式	UL0 UL1
3	中频计数器（二进制值） C19~C0	由中频计数器控制（20 位二进制计数器） C19 为数据高位（MSB） C0 为数据低位（LSB）	CTE GT0 GT1

5，串行数据输入（IN1/IN2）， $t_{SU}, t_{HD}, t_{EL}, t_{ES}, t_{EH} \geq 0.75 \mu s$, $T_{LC} \leq 0.75 \mu s$

① CL: Normal high

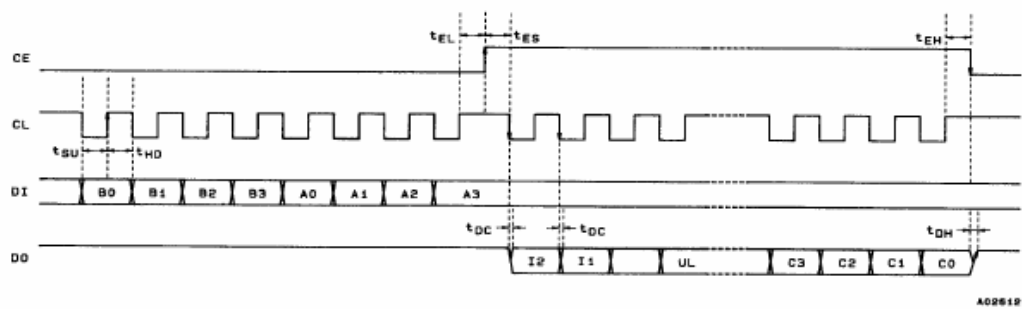


② CL: Normal low

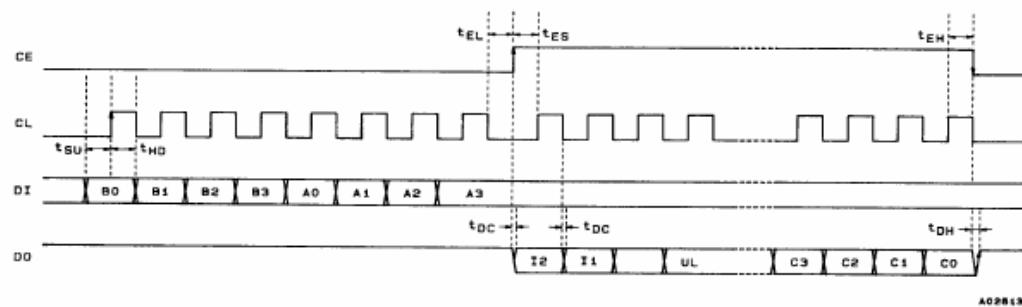


6，串行数据输出（OUT）， $t_{SU}, t_{HD}, t_{EL}, t_{ES}, t_{EH} \geq 0.75 \mu s$, $T_{DC}, T_{DH} \leq 0.35 \mu s$

① CL: Normal high

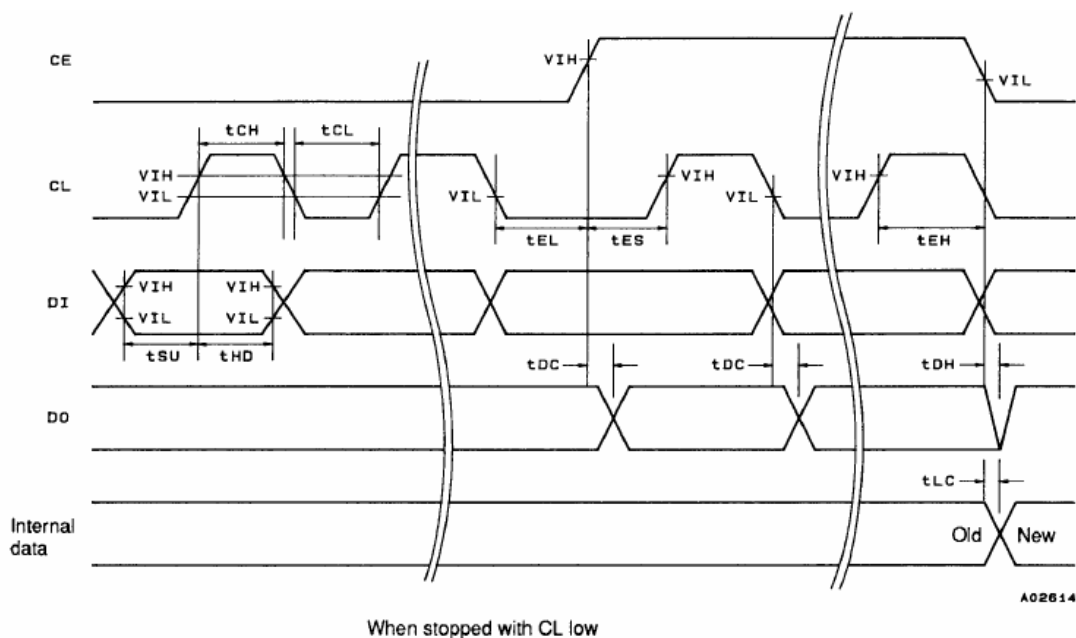


② CL: Normal low



注：由于DO为N管开漏输出，所以数据的改变时间（ t_{DC} 和 t_{DH} ）与上拉电阻及PCB电容有关。

7，串行数据时序



*表示无效值。

1,可编程分频器举例:

FM, 50 KHz每阶 (DVS = 1, SNS = * → FMIN)

FM RF = 90.0 MHz (IF= +10.7 MHz)

FM VCO = 100.7 MHz

PLL fref = 25 kHz (R0 to R1 = 1, R2 to R3 = 0)

100.7 MHz (FM VCO)/25 kHz (fref)/2 (FMIN: 预二分频) = 2014→07DE (HEX)

E				D				7				0													
0	1	1	1	1	0	1	1	1	1	1	0	0	0	0	0	*	1			1	1	0	0		
p0	p1	p2	p3	p4	p5	p6	p7	p8	p9	p10	p11	p12	p13	p14	p15	SNS	DVS	CTE	XS	R0	R1	R2	R3		

SW, 5 kHz 每阶(DVS = 0, SNS = 1→AMIN 高速)

SW RF = 21.75 MHz (IF= +450 kHz)

SW VCO = 22.20 MHz

PLL fref = 5 kHz (R0 = R2 = 0, R1 = R3 = 1)

22.2 MHz (SW VCO)/5 kHz (fref) = 4440→1158 (HEX)

B				5				1				1													
0	0	0	1	1	0	1	0	1	0	0	0	1	0	0	0	1	0			0	1	0	0		
p0	p1	p2	p3	p4	p5	p6	p7	p8	p9	p10	p11	p12	p13	p14	p15	SNS	DVS	CTE	XS	R0	R1	R2	R3		

MW, 10 kHz每阶(DVS = 0, SNS = 0→AMIN 低速)

MW RF = 1000 kHz (IF= +450 kHz)

MW VCO = 1450 kHz

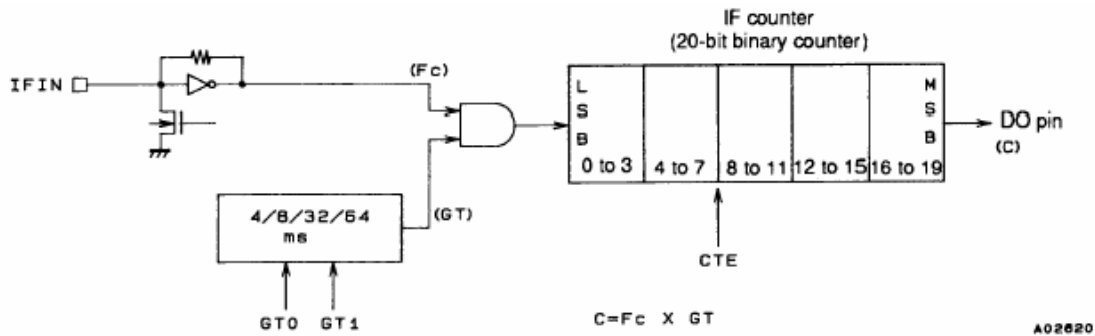
PLL fref = 10 kHz (R0 to R2 = 0, R3 = 1)

1450 kHz (MW VCO)/10 kHz (fref) = 145→ 091 (HEX)

				1				0				0													
*	*	*	*	1	0	0	0	1	0	0	1	0	0	0	0	0	0			0	0	0	0		
p0	p1	p2	p3	p4	p5	p6	p7	p8	p9	p10	p11	p12	p13	p14	p15	SNS	DVS	CTE	XS	R0	R1	R2	R3		

中频计数器

72131的中频计数器为20位的二进制计数器，计数值从DO口输出。



GT1	GT0	测量时间	
		测量周期 (GT) (ms)	等待时间(twu) (ms)
0	0	4	3~4
0	1	8	3~4

1	0	32	7~8
1	1	64	7~8

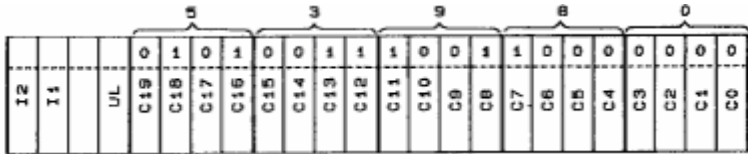
IF计数器频率（FC）定义为单位周期内进入一个中频计数器的脉冲数，GT

$FC=C/GT$ ($C=FC*GT$) C: 计数值（即脉冲数）

1,中频计数器频率计算举例:

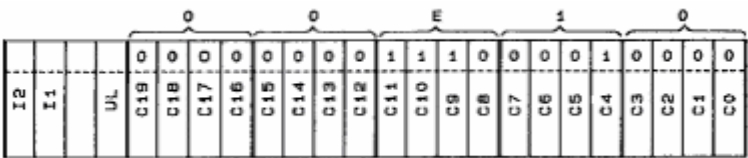
- 在测量周期（GT）为32ms,C为53980(HEX)(342400 十进制):

中频频率（FC）=342400/32ms=10.7MHz

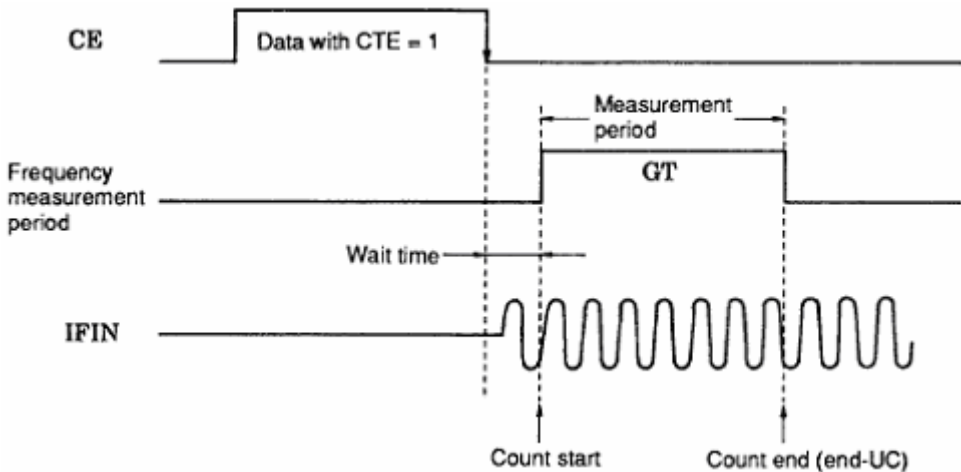


- 在测量周期（GT）为8ms,C为E10 (HEX)(3600 十进制):

中频频率（FC）=3600/8 ms = 450 kHz



2,中频计数器操作举例:



在中频计数器开始计数器前，在串行数据的CTE中预先设置为零使其复位。在串行数据的CTE中由零变为1时，中频计数器开始计数。CE脚由高变为低时，串行数据被锁存。中频信号输入IFIN的时间必须从CE变为低开始一直到等待时间结束为止。其次，如果计数结束，必须在CTE为1时读出数据，因为当CTE为0时计数器将复位。

注意：在中频计数器工作时，CPU必须检测IF-IC状态检测信号是否准备就绪并且要控制中频缓冲器输出，只有当SD信号准备就绪时，中频计数器才可以开始工作。不推荐使用中频计数器自动检测，因为由此可能造成中频缓冲器在无SD信号时误输出。

IFIN 最小输入灵敏度:

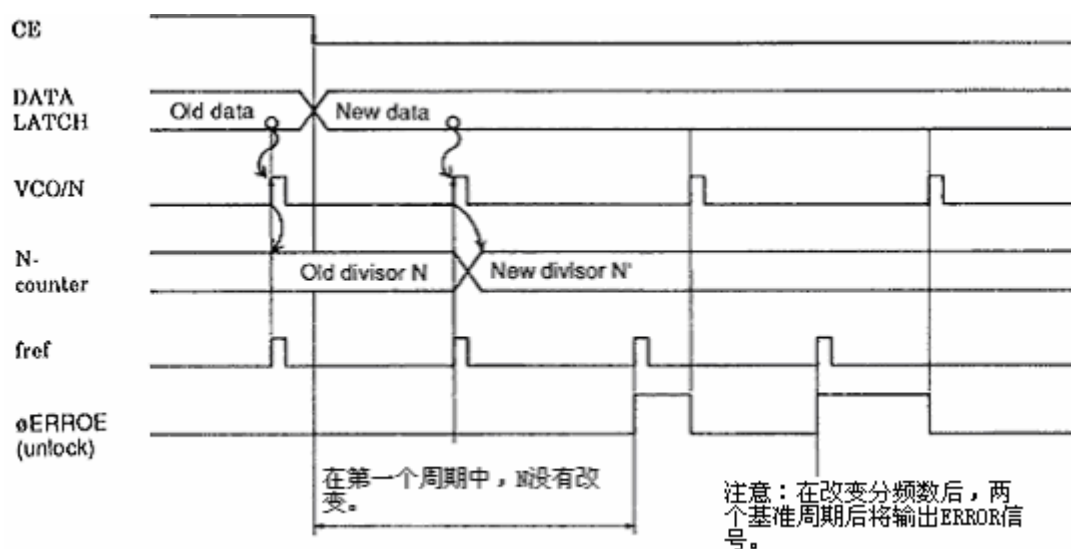
IFS	0.4≤f<0.5	0.5≤f<8	8≤f≤12
1: 正常模式	40mVrms (0.1mVrms~3mVrms)	40mVrms	40mVrms (1mVrms~10mVrms)
0: 降级模式	70mVrms (10mVrms~15mVrms)	70mVrms	70mVrms (30mVrms~40mVrms)

1: f单位为MHZ 。2: 括号内为实际值（基准数据）。

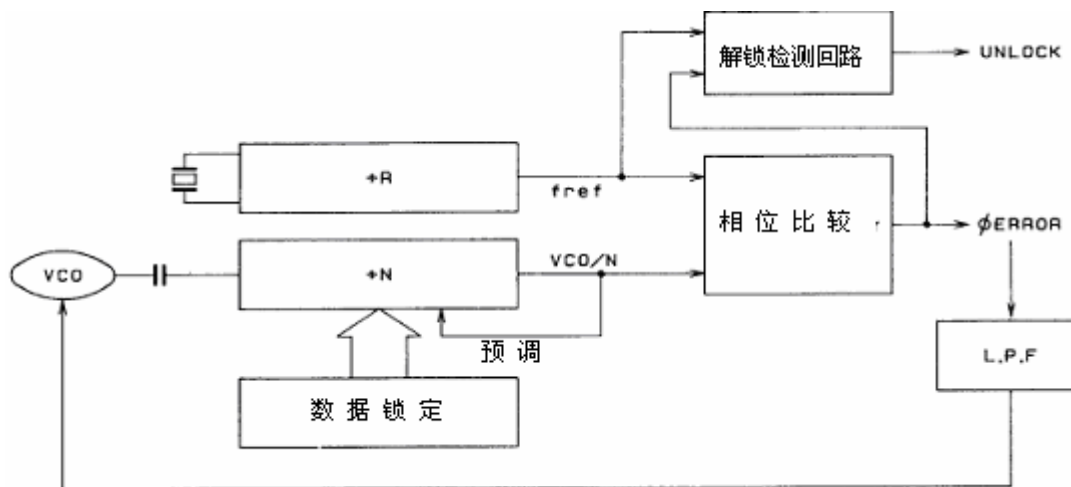
未锁定状态检测时序

1, 未锁定状态检测时序

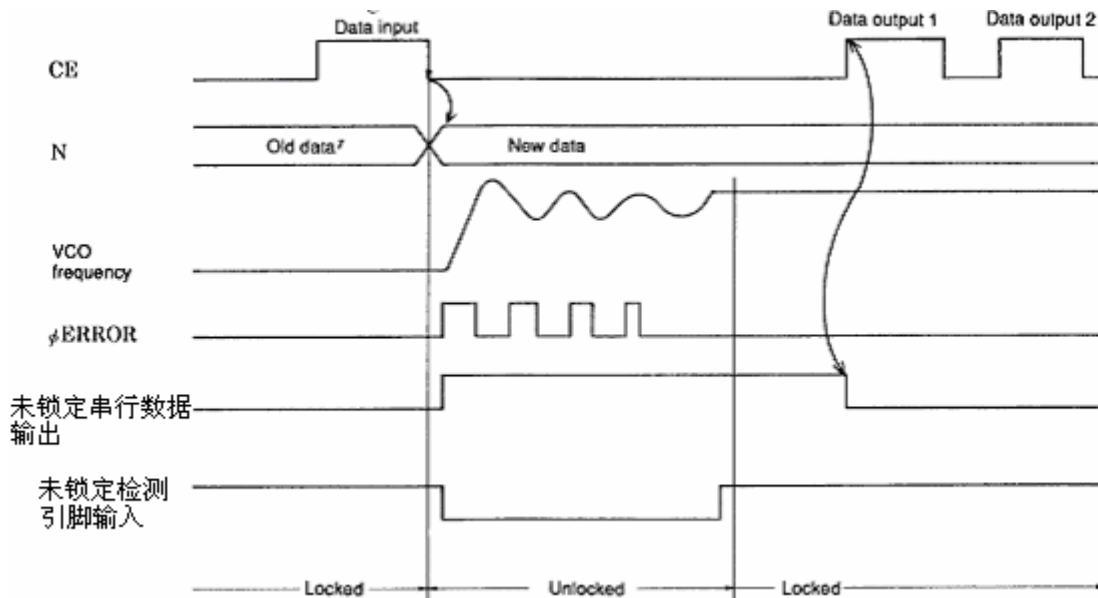
未锁定状态检测在参考频率的一个周期内执行。因此，理论上该检测结果必须大于基准频率周期，但是，只有通过两个参考频率周期后，分频数 N 才改变。



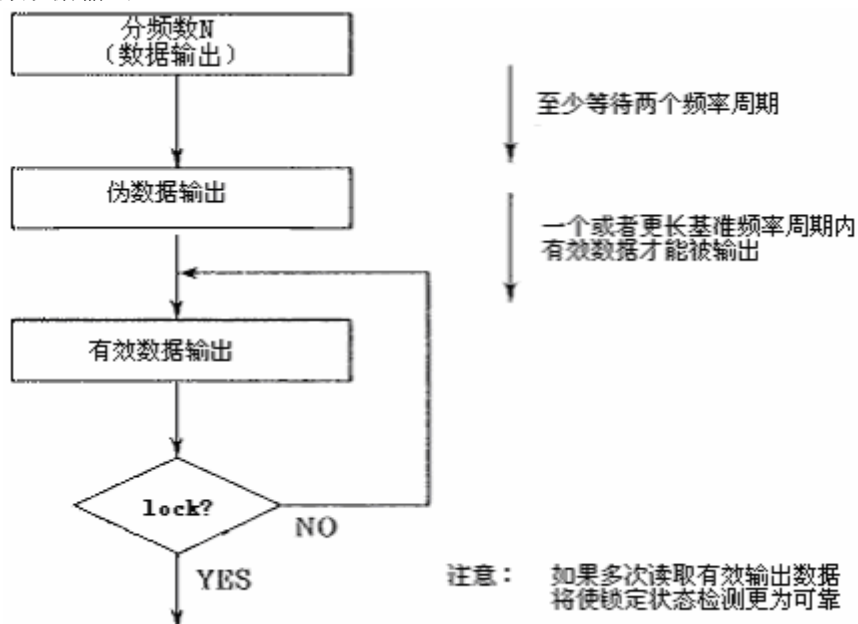
举例：基准频率为1KHz，其周期为1ms，在分频数 N 改变后，未锁定状态检测将在等待2ms后开始工作。



2, 未锁定状态检测软设置



3. 未锁定状态串行数据输出



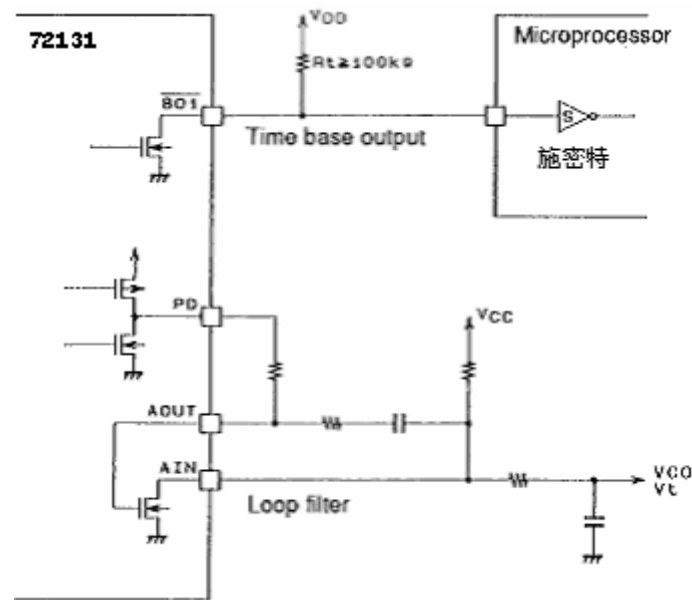
在72131中，一旦未锁定状态发生，直到一个数据输入或者输出完成后未锁定状态串行数据（UL）才能复位。在图3的第一次数据输出点，虽然VCO频率已经稳定，但是由于N改变后未锁定状态仍然保持，所以没有数据输出。结果，即使VCO频率已经稳定，从数据输出来看，系统仍然在未锁定状态。因此，未锁定状态数据在第一次数据输出点就已经存在，当分频数N改变后就立即改变。第一次的数据将被认为是伪数据输出而忽略，第二次数据才为有效数据。

4. 从DO脚直接输出未锁定状态数据（由DO控制数据设定）

由于锁定状态直接由DO脚（高=锁定，低=未锁定）输出，上面所述的伪数据处理则不在需要。在分频数N改变后，锁定状态将等待至少两个基准频率周期才检测。

5，时钟使用

时钟输出脚（BO1）的上拉电阻至少为100KΩ。为防止噪音，推荐在接收信号的控制器中使用施密特输入。这是为了防止环滤波使用内置的低通滤波管而产生VCO的C/N特性。由于时钟输出脚与低通滤波器在IC内为一起连到GND，所以必须尽量减小时钟输出脚的电流波动时间以防止其影响低通滤波器。



其他注意事项：

1,注意相位比较器的死区

DZ1	DZ0	DZ模式	电荷泵	死区
0	0	DZA	ON/ON	--0s
0	1	DZB	ON/ON	-0s
1	0	DZC	OFF/OFF	+s
1	1	DZD	OFF/OFF	++s

即使在PLL被锁定后，如果电荷泵在ON/ON状态，信号仍将从电荷泵输出，环将变得很不稳定。因此在设计应用图的时候要特别注意此项。

在电荷泵为ON/ON状态时，可能出现以下问题：

在死区设置为 OFF/OFF 时，环滤波将很稳定，但是 C/N 将变低。反之，如果不要死区将会获得一个很高的 C/N 比，但是环滤波的稳定性将变差。如果选择 DZA 或者 DZB（没有死区），在应用中 FM S/R 至少要在 90dB 到 100dB 或者增大 AM 立体声导引，另外，推荐使用 DZC 或者 DZD，使用死区，在应用中就不需要很高的 FM 信噪比或者很大的 AM 立体声导引。

如图4中，相位比较器把fp当作参考频率。输出电压与中频相位误差成比率（见图5）。

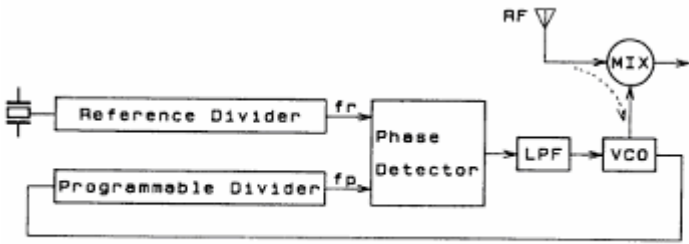


图 4

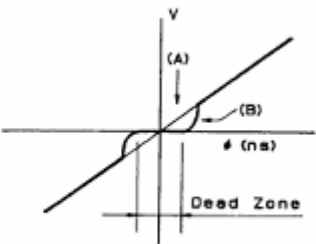


图 5

2, FMIN, AMIN, IFIN应用

耦合电容必须尽量靠近各自引脚。推荐使用100PF，特别地，如果在中频引脚的电容为1000PF或者更大，计数可能出错。

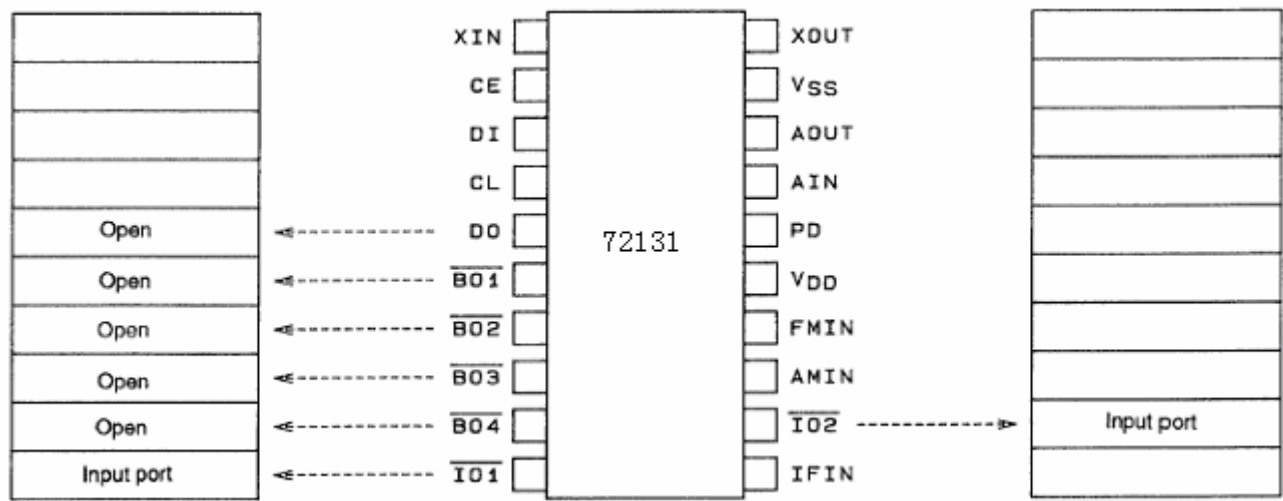
3, 中频计数器在计数时必须使用到SD信号脚

在使用中频计数器计数时，首先CPU要检测IF-IC SD信号是否准备就绪，只有IF-IC SD信号准备就绪后中频计数缓冲器才能打开。在应用系统中，不推荐使用中频计数器自动检测IF-IC SD 信号。

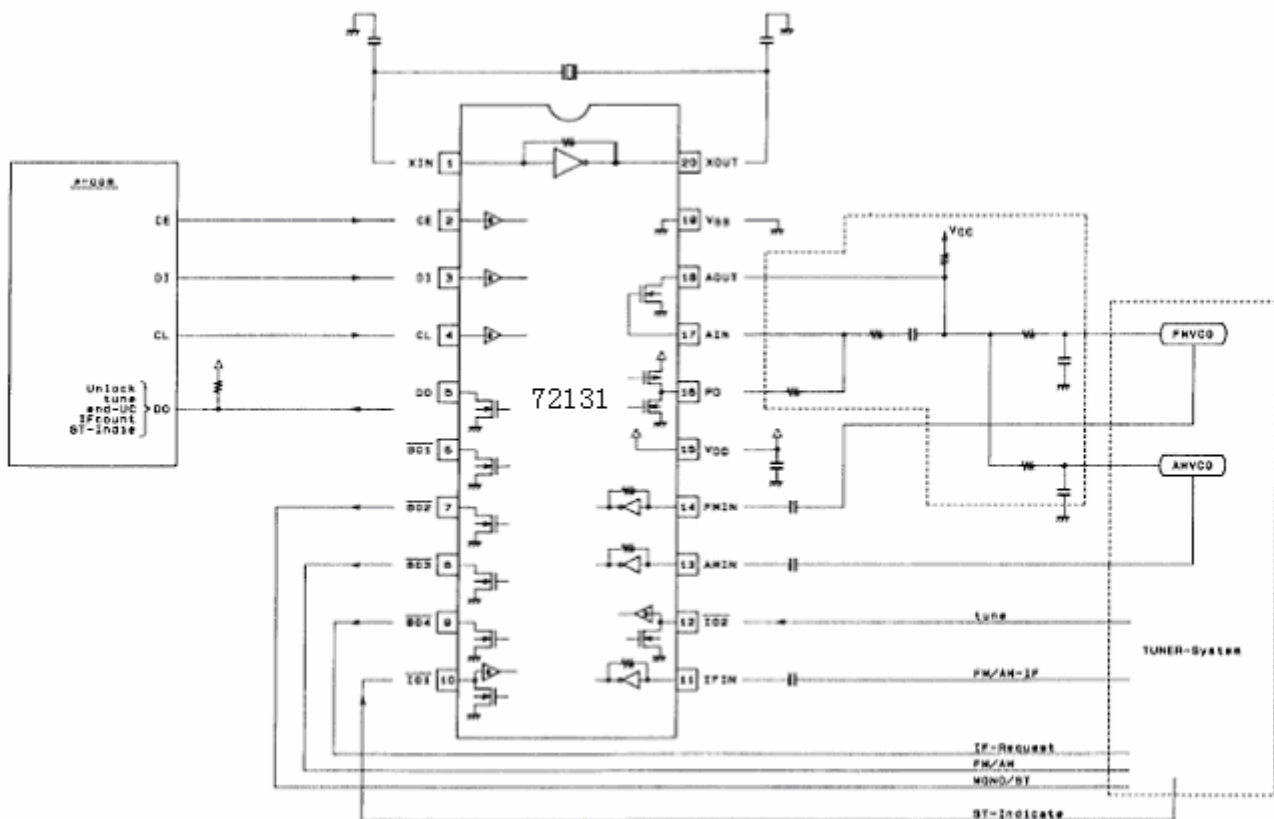
4, DO除了用于数据输出外，还可用于检查中频计数器是否记数完毕和未锁定检测输出，而且，各输出脚的状态也能够从DO脚输出。

5, 电源滤波电容至少要2000PF以上才能有效滤除电源杂波，而且要尽可能的靠近电源与地。

上电复位后各脚状态

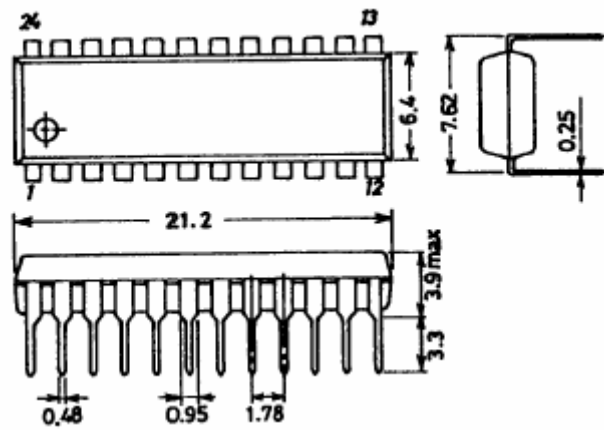


应用系统举例



封装形式:

1: DIP22S



2: MFP22

